



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **09246214 A**(43) Date of publication of application: **19.09.97**

(51) Int. Cl.

H01L 21/285
H01L 21/285
C01G 55/00
C23C 16/18
C23C 16/40
C30B 25/02
C30B 29/02
C30B 29/16
H01L 21/314
H01L 21/3205
H01L 27/108
H01L 21/8242

(21) Application number: **08047661**(22) Date of filing: **05.03.96**(71) Applicant: **FUJITSU LTD**(72) Inventor: **NAKABAYASHI MASAOKI**

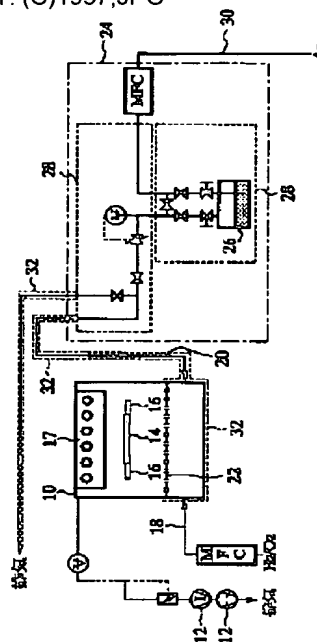
(54) THIN FILM FORMATION, SEMICONDUCTOR
DEVICE AND MANUFACTURE THEREOF

COPYRIGHT: (C)1997,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To accumulate stable ruthenium films and ruthenium oxide films by means of a chemical gaseous growth method using $\text{Ru}(\text{DMHPD})_3$ as a raw material so as to form a ruthenium film or a ruthenium oxide film.

SOLUTION: A ruthenium film or a ruthenium oxide film is formed by a chemical gaseous growth method using 2,6-dimethyl-3,5-heptanedione ruthenium ($\text{Ru}(\text{DMHPD})_3$) as a raw material. For instance, after pressure reduction of the inside of a film-forming chamber 10 a substrate 14 heaping ruthenium films is heated by a lamp heater 17, a prescribed flow of Ar gas of a carrier has is made to flow for being introduced into a film-forming chamber 10 together with $\text{Ru}(\text{DMHPD})_3$. $\text{Ru}(\text{DMHPD})_3$ is liquefied by heating a raw material container 24 followed by evaporation. Simultaneously with introduction of $\text{Ru}(\text{DMHPD})_3$, H_2 gas is introduced into the film-forming chamber 10 from a gas supplying piping 18 so as to react $\text{Ru}(\text{DMHPD})_3$ with H_2 gas on the substrate 14 so as to heap the ruthenium film on the substrate 14.



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平9-246214

(43)公開日 平成9年(1997)9月19日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/285	3 0 1		H 0 1 L 21/285	3 0 1 Z C
C 0 1 G 55/00			C 0 1 G 55/00	
C 2 3 C 16/18			C 2 3 C 16/18	
16/40			16/40	
審査請求 未請求 請求項の数 9 O L (全 8 頁) 最終頁に続く				

(21)出願番号	特願平8-47661	(71)出願人	000005223 富士通株式会社 神奈川県川崎市中原区上小田中4丁目1番 1号
(22)出願日	平成8年(1996)3月5日	(72)発明者	中林 正明 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内
		(74)代理人	弁理士 北野 好人

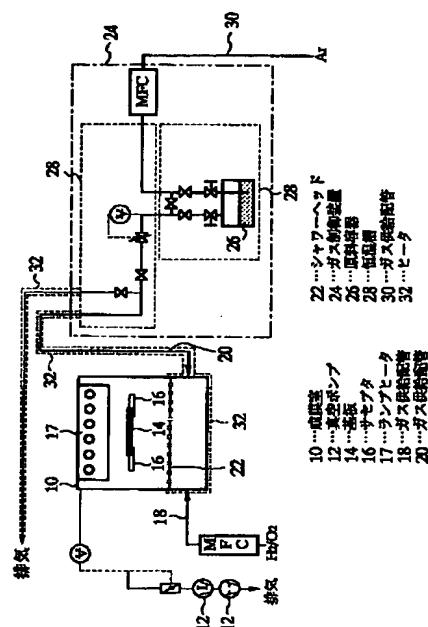
(54)【発明の名称】 薄膜形成方法、半導体装置及びその製造方法

(57)【要約】

【課題】 膜厚や膜質等の安定したルテニウム膜、酸化ルテニウム膜を形成する薄膜形成方法を提供する。また、これらルテニウム膜、酸化ルテニウム膜を有する半導体装置及びその製造方法を提供する。

【解決手段】 Ru (DMHPD)₃を原料に用いた化学気相成長法により、ルテニウム膜又は酸化ルテニウム膜を形成する。Ru (DMHPD)₃を安定して供給するために、Ru (DMHPD)₃は、液体状にしたRu (DMHPD)₃を気化して用いる。

本発明の第1実施形態による薄膜形成方法に用いたCVD装置の概略図



【特許請求の範囲】

【請求項1】 Ru (DMHPD) を原料に用いた化学気相成長法により、ルテニウム膜又は酸化ルテニウム膜を成膜することを特徴とする薄膜形成方法。

【請求項2】 請求項1記載の薄膜形成方法において、前記Ru (DMHPD) は、液体状にした前記Ru (DMHPD) を気化して用いることを特徴とする薄膜形成方法。

【請求項3】 請求項1又は2記載の薄膜形成方法において、前記ルテニウム膜又は酸化ルテニウム膜を成膜する基板を、300～600℃の温度に加熱することを特徴とする薄膜形成方法。

【請求項4】 請求項1乃至3のいずれかに記載の薄膜形成方法において、前記ルテニウム膜又は前記酸化ルテニウム膜を成膜する成膜室の反応圧力を1～10 Torrに設定することを特徴とする薄膜形成方法。

【請求項5】 請求項1乃至4のいずれかに記載の薄膜形成方法において、前記ルテニウム膜を成膜する際には、前記ルテニウム膜を成膜する成膜室に水素ガスを導入することを特徴とする薄膜形成方法。

【請求項6】 請求項1乃至4のいずれかに記載の薄膜形成方法において、前記酸化ルテニウム膜を成膜する際には、前記酸化ルテニウム膜を成膜する成膜室に酸素ガスを導入することを特徴とする薄膜形成方法。

【請求項7】 請求項1乃至6のいずれかに記載の薄膜形成方法により形成されたルテニウム膜又は酸化ルテニウム膜を有することを特徴とする半導体装置。

【請求項8】 上部電極と、誘電体膜と、下部電極とが順次積層して形成されたキャパシタを有する半導体装置において、前記上部電極又は前記下部電極は、請求項1乃至6のいずれかに記載の薄膜形成方法により成膜されたルテニウム膜又は酸化ルテニウム膜を有することを特徴とする半導体装置。

【請求項9】 請求項1乃至6のいずれかに記載の薄膜形成方法によりルテニウム膜又は酸化ルテニウム膜を形成する工程を有することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、薄膜の形成に係り、特にルテニウム膜、酸化ルテニウム膜を形成する薄膜形成方法、半導体装置及びその製造方法に関する。

【0002】

【従来の技術】 ルテニウム膜や酸化ルテニウム膜は、SrTiO₃、(Ba, Sr)TiO₃等の高誘電性材料の

電極として用いられている。従来、半導体装置の製造工程においてルテニウム膜や酸化ルテニウム膜を成膜するには、スパッタ法やCVD（化学気相成長：Chemical Vapor Deposition）法が主として用いられていた。特に、基板表面の凹凸パターンの段差上面と側面に同じ厚さで膜を堆積できることから、近年ではCVD法が主に検討されている。

【0003】 CVD法によりルテニウム膜や酸化ルテニウム膜を堆積する際には、ルテニウム原料として、2, 2, 6, 6 トリメチル-3, 5-ヘプタンジオン ルテニウム (2,2,6,6-Tetramethyl 3,5-heptanedione Ruthenium：以下、Ru (DPM) と表す) が用いられていた。Ru (DPM) は室温において粉末状の固体であるため、CVD法に用いるには気体状にする必要がある。そこで、Ru (DPM) は、以下の手順により気化されていた。

【0004】 まず、粉末のRu (DPM) を低蒸気圧用の原料容器に充填して恒温槽内に載置する。次いで、恒温槽内をRu (DPM) の昇華温度まで昇温し、Ru (DPM) を昇華する。続いて、Ru (DPM) を不活性ガスによりバブリングし、昇華したRu (DPM) を不活性ガスとともに成膜室内に導入する。こうして、成膜室内に導入した原料を約300℃に加熱保持されている基板上で分解・反応させ、基板上にルテニウム膜が堆積されていた。

【0005】 また、酸化ルテニウム膜は、Ru (DPM) の導入と同時に酸素ガスを成膜室内に導入することにより堆積されていた。

【0006】

【発明が解決しようとする課題】 しかしながら、上記従来の薄膜形成方法では、融点（160～170℃）より低い温度（約135℃）においてRu (DPM) を昇華していたため、成膜室に導入されるRu (DPM) の供給量を一定にすることが困難であった。すなわち、Ru (DPM) の供給量はキャリアガスとRu (DPM) 粉末とが接触する面積に依存するが、成膜時間の増加とともにRu (DPM) 粉末が減少してキャリアガスとの接触する面積が減少するため、時間とともにRu (DPM) 供給量が低下することがあった。

【0007】 また、原料の供給量が不安定になる結果、堆積したルテニウム膜又は酸化ルテニウム膜の膜厚やシート抵抗がバッチ処理毎に異なることがあった。本発明の目的は、ルテニウム原料を安定に供給することにより安定したルテニウム膜及び酸化ルテニウム膜を堆積する薄膜形成方法に関する。また、本発明の他の目的は、このように形成したルテニウム膜及び酸化ルテニウム膜を用いることにより、信頼性の高い半導体装置及びその製造方法を提供することにある。

【0008】

【課題を解決するための手段】 上記目的は、Ru (DM

HPD)を原料に用いた化学気相成長法により、ルテニウム膜又は酸化ルテニウム膜を成膜することを特徴とする薄膜形成方法によって達成される。Ru(DMHPD)を原料に用いてルテニウム膜又は酸化ルテニウム膜を形成すれば、ルテニウム原料を安定に供給することができる。これにより、制御性がよく、パッチ間でのばらつきが小さいルテニウム膜及び酸化ルテニウム膜を堆積することができる。

【0009】また、上記の薄膜形成方法において、前記Ru(DMHPD)は、液体状にした前記Ru(DMHPD)を気化して用いることが望ましい。このようにしてRu(DMHPD)を気化すれば、不活性ガスとRu(DMHPD)とが接する面積がほぼ一定となり、Ru(DMHPD)を安定して供給することができる。

【0010】また、上記の薄膜形成方法において、前記ルテニウム膜又は酸化ルテニウム膜を成膜する基板を、300~600℃の温度に加熱することが望ましい。また、上記の薄膜形成方法において、前記ルテニウム膜又は前記酸化ルテニウム膜を成膜する成膜室の反応圧力を1~10 Torrに設定することが望ましい。

【0011】また、上記の薄膜形成方法において、前記ルテニウム膜を成膜する際には、前記ルテニウム膜を成膜する成膜室に水素ガスを導入することが望ましい。成膜の際に成膜室に水素ガスを導入すれば、膜中への炭素の混入が少なくなるので、配向性に優れた良質なルテニウム膜を成膜することができる。また、上記の薄膜形成方法において、前記酸化ルテニウム膜を成膜する際には、前記酸化ルテニウム膜を成膜する成膜室に酸素ガスを導入することが望ましい。

【0012】また、上記の薄膜形成方法により形成されたルテニウム膜又は酸化ルテニウム膜を有することを特徴とする半導体装置によっても達成される。また、上部電極と、誘電体膜と、下部電極とが順次積層して形成されたキャパシタを有する半導体装置において、前記上部電極又は前記下部電極は、上記の薄膜形成方法により成膜されたルテニウム膜又は酸化ルテニウム膜を有することが望ましい。

【0013】また、上記の薄膜形成方法によりルテニウム膜又は酸化ルテニウム膜を形成する工程を有することを特徴とする半導体装置の製造方法によっても達成される。このように半導体装置を製造すれば、パッチ処理間等においてばらつきの小さいルテニウム膜又は酸化ルテニウム膜を有する半導体装置を構成することができる。

【0014】

【発明の実施の形態】本発明の第1実施形態による薄膜形成方法について図1及び図2を用いて説明する。図1は本実施形態による薄膜形成方法に用いたCVD装置の概略図、図2は本実施形態による薄膜形成方法により堆積した酸化ルテニウム膜厚の時間変化を示すグラフ、図

3は本実施形態による薄膜形成方法により形成したルテニウム膜及び酸化ルテニウム膜におけるX線回折スペクトルである。

【0015】本実施形態による薄膜形成方法は、ルテニウム原料としてRu(DMHPD)を用いるとともに、これを液化した状態で不活性ガスによりバブリングして成膜室内に導入することに特徴がある。始めに、本実施形態による薄膜形成方法に用いたCVD装置を図1を用いて説明する。

【0016】薄膜の成長を行う成膜室10には、真空ポンプ12が接続されており、成膜室10内部を減圧できるようにになっている。成膜室10内部には、成膜を行う基板14を載置するためのサセプタ16が設けられている。サセプタ16上には、成膜の際に基板14を加熱するランプヒータ17が設けられている。成膜室10には更に、H₂(水素)ガス及びO₂(酸素)ガスを導入するガス供給配管18と、有機金属原料を含むガスを導入するガス供給配管20が接続されている。また、このようにして成膜室10内に導入されたガスが成膜室10内に均一に供給されるように、成膜室10内にはシャワーヘッド22が形成されている。

【0017】ガス供給配管20の他方は、有機金属化合物原料をキャリアガスとともに成膜室10に導入するガス制御装置24に接続されている。ガス制御装置24には、2,6ジメチル-3,5-ヘプタンジオン ルテニウム(2,6-dimethyl 3,5-heptanedione Ruthenium:以下、Ru(DMHPD)と表す)が充填された低蒸気圧用の原料容器26が設けられている。Ru(DMHPD)は室温において粉末状の固体であり、成膜にあたってはこれを気体にする必要がある。このため、原料容器26は、原料を融点以上の温度に加熱するための恒温槽28の内部に載置されている。

【0018】原料容器26には更に、キャリアガスであるArガスを導入するガス供給配管30が接続されており、ガス供給配管30からArガスを原料容器26に導入することにより、Arガスとともに気化されたRu(DMHPD)を成膜室10に導入できるようになっている。原料容器26内で気化された原料は蒸気圧が低いので、Arガスのバブリングにより成膜室10内に導入できるようになっている。

【0019】また、成膜室10、ガス供給配管18、20、成膜室10と原料容器26間の配管には、配管内でのガスの凝縮を抑えるためにヒータ32が設けられており、成膜にあたっては、Ru(DMHPD)の融点より例えば10℃程度高い温度で保温されている。次に、本実施形態による薄膜形成方法を図1を用いて説明する。

【0020】成膜室10内を真空ポンプ12により減圧した後、ルテニウム膜を堆積する基板14をランプヒータ17により加熱する。次いで、キャリアガスであるA

r ガスを所定の流量だけ流し、Ru (DMHPD) とともに成膜室10に導入する。Ru (DMHPD) は、原料容器26を加熱することにより液化し、その後気化される。気化されたRu (DMHPD) は蒸気圧が低いため、そのままでは原料容器26から成膜室10に導入できない。そこで、例えばキャリアガスとなるArを原料容器26中に導入してバブリングし、Arガスとともに成膜室10に導入する。

【0021】Ru (DMHPD) の導入と同時に、ガス供給配管18よりH₂ガスを成膜室10内に導入し、Ru (DMHPD) とH₂ガスを基板14上で反応させ、基板14上にルテニウム膜を堆積する。このようにして、基板14上にルテニウム膜を堆積することができる。基板14上に酸化ルテニウム膜を堆積する際には、H₂ガスに変えてO₂ガスを成膜室10内に導入すればよい。Ru (DMHPD) の導入と同時にガス供給配管18よりO₂ガスを導入することにより、Ru (DMHPD) の分解とO₂ガスによる酸化反応が生じ、基板14上に酸化ルテニウム膜を堆積することができる。

【0022】このように、本実施形態による薄膜形成方法では、ルテニウム原料としてRu (DMHPD) を用いるとともに、これを液化した状態で不活性ガスによりバブリングしてルテニウム原料を成膜室内に導入し、ルテニウム薄膜又は酸化ルテニウム膜を堆積する。本実施形態においてRu (DMHPD) を液化したのは、液体状にしたRu (DMHPD) を用いることにより、バブリングの際のArガスとRu (DMHPD) との接触面積が常にほぼ一定となり、Ru (DMHPD) の供給量を一定に保つことができるからである。

【0023】液体状にしたルテニウム原料を用いれば、ルテニウム原料を成膜室10内に安定して導入することができるが、従来用いられていたRu (DPM) では液化することはできなかった。なぜなら、Ru (DPM) の融点は165~170℃程度の温度であるが、融点以上の温度にして液化しようとする、Ru (DPM) が分解されてルテニウム原料としては使用できなくなるからである。

【0024】図2に、本実施形態による薄膜形成方法により酸化ルテニウム膜を堆積した場合の、酸化ルテニウム膜厚の時間変化を示す。成膜にあたっては、基板温度を500℃、成膜室10内の圧力を5 Torr、キャリアガス流量を300 sccm、O₂ガスの流量を100 sccm、一回の成膜時間を30minとした。また、原料容器26内には総量約15gのRu (DMHPD) を装填し、そのままの状態連続して成膜を行った。

【0025】図2に示すように、原料容器26内に装填したRu (DMHPD) をかえることなく酸化ルテニウム膜を1000回堆積しても、その膜厚はほぼ100nmで安定していることが判る。同様の測定をRu (DPM) をルテニウム原料として用いた場合についても

調査したが、100回ほどの成膜で、堆積される酸化ルテニウム膜の膜厚は約半分まで減少した。

【0026】このように、Ru (DMHPD) を用いた薄膜の形成では、Ru (DPM) を用いた場合と比較して堆積膜厚の変化を大幅に低減することができる。図3は、本実施形態による薄膜形成方法により形成したルテニウム膜及び酸化ルテニウム膜をX線回折により測定した結果を示すグラフである。図中、(b)はシリコン基板上に堆積したルテニウム膜上に酸化ルテニウム膜を堆積した場合の回折スペクトルを、(d)はシリコン基板上に酸化ルテニウム膜を堆積した場合の回折スペクトルを示している。

【0027】比較のため、図3中には、Ru (DPM) を用いた従来の薄膜形成方法によりルテニウム膜及び酸化ルテニウム膜を堆積した場合の回折スペクトルを示した。(a)はシリコン基板上に堆積したルテニウム膜上に酸化ルテニウム膜を堆積した場合の回折スペクトルであり、(c)はシリコン基板上に酸化ルテニウム膜を堆積した場合の回折スペクトルである。

【0028】図示するように、ルテニウム原料としてRu (DMHPD) を用いることにより、配向性に優れた良質なルテニウム膜、酸化ルテニウム膜を形成できることが判った。また、ルテニウム原料にRu (DMHPD) を用いた場合の回折スペクトルは、Ru (DPM) を用いた場合の回折スペクトルとはほぼ一致しており、Ru (DPM) を用いた場合と同等の膜質を有するルテニウム膜及び酸化ルテニウム膜が形成できることが判った。

【0029】このように、本実施形態によれば、ルテニウム原料としてRu (DMHPD) を用いるとともに、液体状にしたRu (DMHPD) を気化し、キャリアガスとともに成膜室内に導入するので、ルテニウム原料を安定して供給することができる。また、これにより、成膜したルテニウム膜、酸化ルテニウム膜のウェーハ間、ロット間における膜厚、シート抵抗のばらつきを大幅に低減することができる。

【0030】なお、本実施形態による薄膜形成方法において、Ru (DMHPD) を液化する温度は、Ru (DMHPD) の融点近傍である90~120℃の間に設定することが望ましい。融点にこのような幅があるのは、原料に含まれる不純物濃度等により融点が左右されるためである。成膜にあたっては原料の純度等に応じて加熱温度を適宜設定することが望ましい。

【0031】また、成膜室10に導入する水素は、成膜室10内を還元雰囲気にすると同時に、堆積する膜中の炭素を除去するために有効である。ルテニウム原料であるRu (DMHPD) には多量の炭素が含まれるため、成膜したルテニウム膜中にも炭素が混入するが、成膜室10内にH₂ガスを導入することにより、導入した水素が膜中の炭素と反応して炭化水素を生成して気化す

10

20

30

40

50

るので、堆積膜中に混入する炭素濃度を大幅に減少することができる。

【0032】膜中に導入された炭素はルテニウム膜の配向性を劣化させるため、良質なルテニウム膜を形成するうえで H_2 ガスの導入は効果的である。また、上記実施形態では、ルテニウム膜又は酸化ルテニウム膜を堆積する際の基板温度を $500^{\circ}C$ としたが、基板温度は $300\sim600^{\circ}C$ 程度に設定することが望ましい。

【0033】また、良質なルテニウム膜又は酸化ルテニウム膜を形成するためには、成膜時の成膜室内圧力を $1\sim10\text{ Torr}$ 程度に設定することが望ましい。次に、本発明の第2実施形態による半導体装置及びその製造方法について図4及び図5を用いて説明する。図4は本実施形態による半導体装置の構造を示す概略断面図、図5は本実施形態による半導体装置の製造方法を示す工程断面図である。

【0034】本実施形態では、第1実施形態による薄膜製造方法により形成したルテニウム膜及び酸化ルテニウム膜を半導体装置に応用する例として、ルテニウム膜及び酸化ルテニウム膜を下部電極に有する薄膜キャパシタの構造及びその製造方法について示す。始めに、本実施形態による半導体装置の構造を図4を用いて説明する。

【0035】シリコン基板40上には、チタン膜42と、窒化チタン膜44と、ルテニウム膜46と、酸化ルテニウム膜48とが順次積層して形成された下部電極50が形成されている。下部電極50上には、 $SrTiO_3$ により形成されたキャパシタ誘電体膜52が形成されている。キャパシタ誘電体膜52上には、プラチナ膜により形成された上部電極54が形成されている。このようにして形成されたキャパシタ上には、絶縁膜56が形成されており、絶縁層56に形成されたスルーホールを介して、上部電極54、下部電極50に接続された配線層58が形成されている。

【0036】次に、本実施形態による半導体装置の製造方法を図5を用いて説明する。まず、シリコン基板40上に、膜厚約 20 nm のチタン膜42をスパッタ法により堆積する。例えば、基板温度を $350^{\circ}C$ 、 Ar 流量を 40 sccm 、圧力を $5\times10^{-3}\text{ Torr}$ 、パワーを 500 W として堆積する。次いで、チタン膜42上に、膜厚約 30 nm の窒化チタン膜44をスパッタ法により堆積する。例えば、基板温度を $350^{\circ}C$ 、 Ar 流量を 40 sccm 、 N_2 流量を 30 sccm 、圧力を $5\times10^{-3}\text{ Torr}$ 、パワーを 500 W として堆積する。

【0037】続いて、窒化チタン膜44上に、膜厚約 50 nm のルテニウム膜46をCVD法により堆積する。ルテニウム膜の成膜には、例えば、第1実施形態による薄膜形成方法を用いる。ルテニウム原料には Ru (DMHPD)を用い、例えば、基板温度を $500^{\circ}C$ 、成膜室10内の圧力を 10 Torr 、キャリアガス流量を 300 sccm 、 H_2 ガス流量を 100 sccm 、恒温槽

28及びヒータ32の温度を各々 $90^{\circ}C$ 、 $100^{\circ}C$ として成膜する(図1参照)。

【0038】この後、ルテニウム膜46上に、膜厚約 100 nm の酸化ルテニウム膜48をCVD法により堆積する。酸化ルテニウム膜の成膜には、例えば第1実施形態による薄膜形成方法を用いる。ルテニウム原料には Ru (DMHPD)を用い、例えば、基板温度を $500^{\circ}C$ 、成膜室10内の圧力を 10 Torr 、キャリアガス流量を 300 sccm 、 O_2 ガス流量を 300 sccm 、恒温槽28及びヒータ32の温度を各々 $90^{\circ}C$ 、 $100^{\circ}C$ として成膜する(図1参照)。

【0039】次いで、通常のリソグラフィ技術とイオンミリング技術により、酸化ルテニウム膜48、ルテニウム膜46、窒化チタン膜44、チタン膜42よりなる積層膜をパターニングし、下部電極50を形成する(図5(a))。続いて、下部電極50上に、 $SrTiO_3$ 膜をCVD法により堆積し、キャパシタ誘電体膜52を形成する。例えば、基板温度を $450^{\circ}C$ 、 O_2 流量を 1 slm 、圧力を 5 Torr として堆積する。

【0040】この後、イオンミリング法によりキャパシタ誘電体膜52をエッチングしてパターニングを行う(図5(b))。次いで、キャパシタ誘電体膜52上に、プラチナ膜をCVD法により堆積する。プラチナ源として Pt (HFA)を用い、例えば、基板温度を $500^{\circ}C$ 、成膜室10内の圧力を 10 Torr 、キャリアガス流量を 300 sccm 、 H_2 ガスの分圧を 0.5 Torr として成膜する。

【0041】続いて、イオンミリング法によりプラチナ膜をエッチングして、上部電極54を形成する(図5(c))。この後、このように形成されたキャパシタ上にCVD法により絶縁膜56を堆積する。次いで、下部電極50と上部電極54から配線を引き出すためのスルーホールを絶縁膜54に開口する。その後、配線層となる Al をスパッタ法により成膜してパターニングすることにより、配線層58を形成する(図5(d))。

【0042】このようにして、 Ru (DMHPD)を原料に用いてルテニウム膜及び酸化ルテニウム膜を形成することにより、下部電極の膜厚や膜質を再現性よく形成することができる。これにより、形成した薄膜キャパシタの信頼性をも高めることができる。このように、本実施形態によれば、 Ru (DMHPD)を原料に用いたCVD法により、下部電極となるルテニウム膜、酸化ルテニウム膜を堆積したので、 $SrTiO_3$ 等の高誘電性材料を用いたキャパシタの電極を制御性よく形成することができる。

【0043】なお、上記実施形態では、下部電極50としてルテニウム酸化膜/ルテニウム膜/窒化チタン膜/チタン膜よりなる積層構造を用い、上部電極54としてプラチナ膜を用い、キャパシタ誘電体膜52として $SrTiO_3$ 膜を用いたが、これらに限定されるものではない。

い。例えば、プラチナ膜／酸化ルテニウム膜／ルテニウム膜／窒化チタン膜／チタン膜よりなる構造や、プラチナ膜／ルテニウム膜／窒化チタン膜／チタン膜よりなる構造を下部電極として適用することができる。

【0044】また、キャパシタ誘電体膜50としてはSrTiO₃膜の代わりに、(Ba, Sr)TiO₃膜を用いてもよいし、Pb(Zr, Ti)O₃膜等を用いてもよい。また、上部電極54を下部電極50と同一の構造にしてもよい。なお、積層膜により上部電極54を形成する場合には、例えば、各層の積層順を下部電極50と逆にすることにより構成すればよい。

【0045】また、上記実施形態では薄膜キャパシタに適用する例を示したが、上記のキャパシタ構造をDRAMやFeRAM（強誘電体メモリー：Ferro-electrostatic Random Access Memory）等に適用することもできる。

【0046】

【発明の効果】以上の通り、本発明によれば、Ru（DMHPD）を原料に用いた化学気相成長法により、ルテニウム膜又は酸化ルテニウム膜を成膜するので、ルテニウム原料を安定に供給することができる。これにより、制御性がよく、パッチ間でばらつきが小さいルテニウム膜及び酸化ルテニウム膜を堆積することができる。

【0047】また、上記の薄膜形成方法において、液体状にした前記Ru（DMHPD）を気化して用いれば、不活性ガスとRu（DMHPD）とが接する面積がほぼ一定となり、Ru（DMHPD）を安定して供給することができる。また、上記の薄膜形成方法において、ルテニウム膜又は酸化ルテニウム膜を成膜する基板を300～600℃の温度に加熱すれば、良質なルテニウム膜又は酸化ルテニウム膜を形成することができる。

【0048】また、上記の薄膜形成方法において、ルテニウム膜又は酸化ルテニウム膜を成膜する成膜室の反応圧力を1～10 Torrに設定すれば、良質なルテニウム膜又は酸化ルテニウム膜を形成することができる。また、上記の薄膜形成方法において、ルテニウム膜を成膜する際に、ルテニウム膜を成膜する成膜室に水素ガスを導入すれば、膜中への炭素の混入が少なくなるので、配向性に優れた良質なルテニウム膜を成膜することができる。

【0049】また、上記の薄膜形成方法において、成膜室に酸素ガスを導入すれば、酸化ルテニウム膜を形成することができる。また、上記の薄膜形成方法により形成されたルテニウム膜又は酸化ルテニウム膜は、半導体装置の電極等に用いることができる。また、上部電極と、誘電体膜と、下部電極とが順次積層して形成されたキャ

*パシタを有する半導体装置において、上部電極又は下部電極としては、上記の薄膜形成方法により成膜されたルテニウム膜又は酸化ルテニウム膜を適用することができる。

【0050】また、上記の薄膜形成方法によりルテニウム膜又は酸化ルテニウム膜を形成する工程を用いて半導体装置を製造すれば、パッチ処理間等においてばらつきの小さいルテニウム膜又は酸化ルテニウム膜を有する半導体装置を構成することができる。

10 【図面の簡単な説明】

【図1】本発明の第1実施形態による薄膜形成方法に用いたCVD装置の概略図である。

【図2】本発明の第1実施形態による薄膜形成方法により酸化ルテニウム膜を堆積した場合の酸化ルテニウム膜厚の時間変化を示すグラフである。

【図3】本発明の第1実施形態による薄膜形成方法により形成したルテニウム膜及び酸化ルテニウム膜におけるX線回折スペクトルである。

20 【図4】本発明の第2実施形態による半導体装置の構造を示す図である。

【図5】本発明の第2実施形態による半導体装置の製造方法を示す工程断面図である。

【符号の説明】

10…成膜室

12…真空ポンプ

14…基板

16…サセプタ

17…ランプヒータ

18…ガス供給配管

30 20…ガス供給配管

22…シャワーヘッド

24…ガス制御装置

26…原料容器

28…恒温槽

30…ガス供給配管

32…ヒータ

40…シリコン基板

42…チタン膜

44…窒化チタン膜

40 46…ルテニウム膜

48…酸化ルテニウム膜

50…下部電極

52…キャパシタ誘電体膜

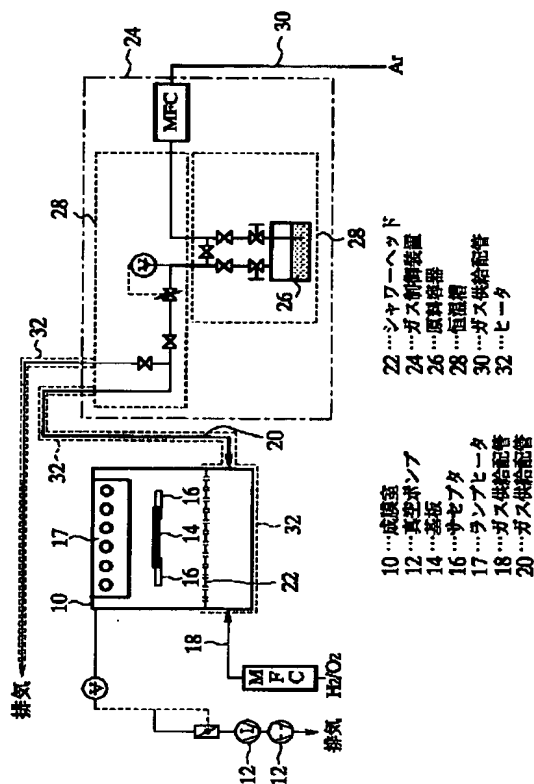
54…上部電極

56…絶縁膜

58…配線層

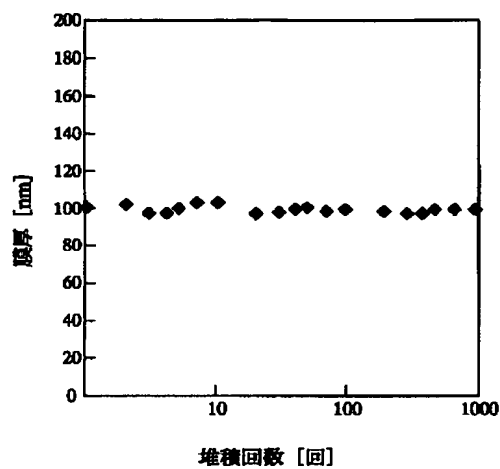
【図1】

本発明の第1実施形態による薄膜形成方法に用いた
CVD装置の概略図



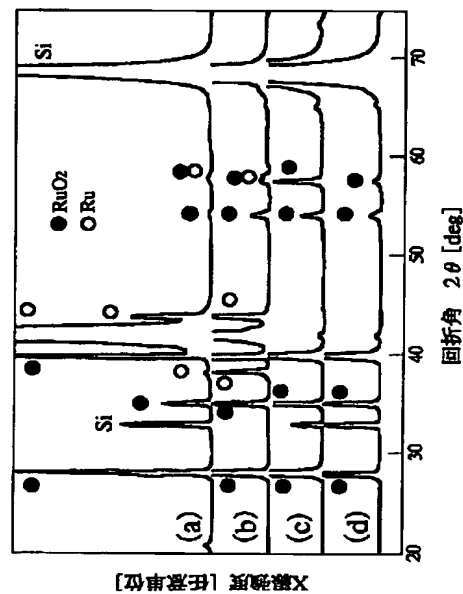
【図2】

本発明の第1実施形態による薄膜形成方法に
より酸化ルテニウム膜を堆積した場合の
酸化ルテニウム膜厚の時間変化を示すグラフ



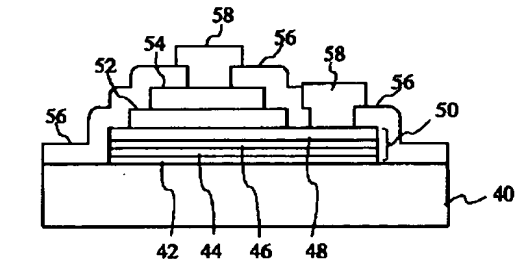
【図3】

本発明の第1実施形態による薄膜形成方法により
形成したルテニウム膜及び酸化ルテニウム膜に
おけるX線回折スペクトル



【図4】

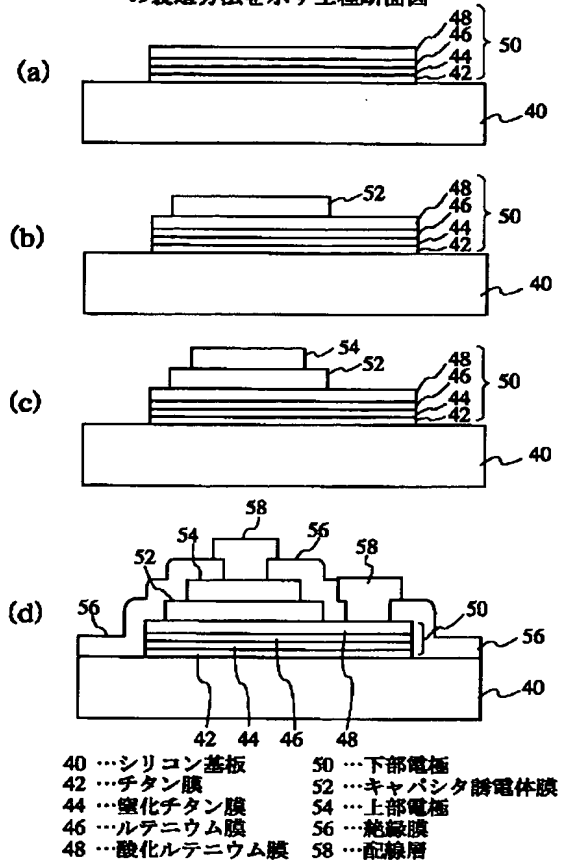
本発明の第2実施形態による半導体装置の構造を示す図



40…シリコン基板 50…下部電極
 42…チタン膜 52…キャパシタ誘電体膜
 44…窒化チタン膜 54…上部電極
 46…ルテニウム膜 56…絶縁膜
 48…酸化ルテニウム膜 58…配線層

【図5】

本発明の第2実施形態による半導体装置の製造方法を示す工程断面図



40…シリコン基板 50…下部電極
 42…チタン膜 52…キャパシタ誘電体膜
 44…窒化チタン膜 54…上部電極
 46…ルテニウム膜 56…絶縁膜
 48…酸化ルテニウム膜 58…配線層

フロントページの続き

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
C 3 0 B	25/02		C 3 0 B	25/02 Z
	29/02			29/02
	29/16			29/16
H 0 1 L	21/314		H 0 1 L	21/314 A
	21/3205			21/88 M
	27/108			27/10 6 5 1
	21/8242			